

No.2

Jan. 2000

CENTER NEWS

広島大学 ナノデバイス・システム研究センター

産官学連携と日本の大学の国際競争力

我が国の先端産業の競争力回復を狙って国家産業技術戦略の検討が進められており、情報通信産業の分野でも産官学の連携の必要性がこれまでに真剣に議論されている。今後議論が核心に迫ると、日本の大学の電子情報通信分野の研究者は相当な覚悟をもって、その歴史的使命を果たすことを求められる。現状を省みると、

1. 日本の大学には米国、欧州、台湾の大学に較べて、シリコンテクノロジー、デバイス、回路設計、システムの研究者が非常に少ない。日本の場合研究室の単位でデバイス・プロセス関係で24グループ、設計関係で14グループくらいである。博士課程の学生も非常に少ない。アメリカの大学に較べて、研究者(博士課程学生を含む)の数は一桁以上違う。欧州(EU)の大学に較べても一桁以上違う

2. 日本の大学には、シリコンテクノロジーやLSI設計技術を研究するセンターが、多く見積もっても6ヶ所くらいしかない。各センターのスタッフ数も数名から10数名以下。デバイスの試作ができるセンターは数カ所に限られている。且つ、試作ラインのメンテナンスは教官と学生によって行われており、欧米台湾のように専任のワーカーがついているケースと較べると、桁違いに条件が違う

3. 国立大学に経営感覚が乏しく、また幅広いカリキュラムを提供するために教官の専門領域は分散してしまっており、1大学で数10人をこえる半導体やシステムのプロがいる例は殆どない。したがって、大学として研究教育上の特色を出しにくい

4. 大学には基礎物性・材料の研究者は多いが、最終目標を産業界と共有していない場合が多く、必ずしも産業界の競争力に結びついていない

5. 大学院生に給与が支払われないため、学生の経済的困難だけでなく精神的自立が遅れる。また、博士課程への進学率が低い



平成11年度国立学校優秀施設表彰文教施設部長賞(技術部門)受賞の新研究棟ならびにケミカルフィルター設置クリーンルーム

などの問題が山積みしている。勿論日本の大学では優れた研究グループが活躍しているが、上記のように構造的な課題を早期に解決する必要があり、次のような提案をしたい。

1. 大学の教育研究の内容に対する産業界の意見を組織的に伝えるシステムを作る。具体的には大学の行う教育研究の目標や成果の提示に対して、産業界が独自の視点から評価しこれを大学に伝えることにより、両者が研究開発の将来について大局的な議論をするシステムを産学で協力して作る。

2. これによって大学の研究者が電子情報通信産業をはじめとする技術の各領域に対して産業界と問題意識を共有し、産学の有効な機能分担を実現する。

3. 基幹大学に集積回路技術を中心にシステムからデバイスまで幅広く教育研究する研究科を作り、スタッフの半分は産業界から受け入れるといった思い切った計画を、国家の施策として実現する。

このところ、国立大学の独立行政法人化問題を巡って、各大学で様々な取り組みがなされているが、理工学分野の教育と研究について、大学内の議論だけでなく、産業界と率直な意見交換をする枠組みを作ることが必要である。技術立国日本の研究開発戦略の中で大学の果たすべき役割と夢を描き出すために、産学の緊密な連携が求められている。(ナノデバイス・システム研究センター長：廣瀬全孝)

センター設備紹介

ナノデバイス・システム研究センターに1998年度に導入された設備の一部を以下に紹介します。



i 線ステッパー(ニコン NSR-2005i8a)

ステッパーと呼ばれる縮小投影露光装置です。設計マスクパターンをレンズを通してシリコン基板上に1/5に縮小投影露光し、ウエハ上に焼き付け、トランジスタを作ります。光源として高圧水銀灯が発生する波長 365nm 紫外線を用いてシリコン基板上に最小線幅 350nm のパターンを写し出します。



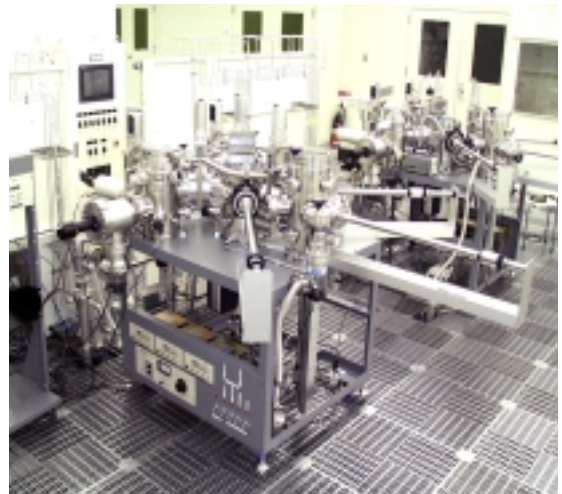
電界放出型透過電子顕微鏡(日立 HF-2100)

電界放出型電子銃から発射された電子を 200KV の高電圧で加速して試料に照射し、透過してきた電子の波としての性質を利用した顕微鏡です。これにより、物質の結晶構造、欠陥、微細構造を観察することができます。微細トランジスタのゲート構造の観察や絶縁膜や界面の分析等も可能になります。



多層薄膜連続堆積装置(日本真空)

高周波マグネトロンスパッタリング装置です。磁場で電子を閉じこめた高密度プラズマ中でアルゴンイオンをチタン酸ストロンチウムバリウム(Ba,Sr)TiO₃ ターゲットに照射し Ba, Sr, Ti, O 原子を叩き出してウエハ上に高誘電率絶縁膜を形成します。これにより、ゲート絶縁膜やキャパシタが形成できます。

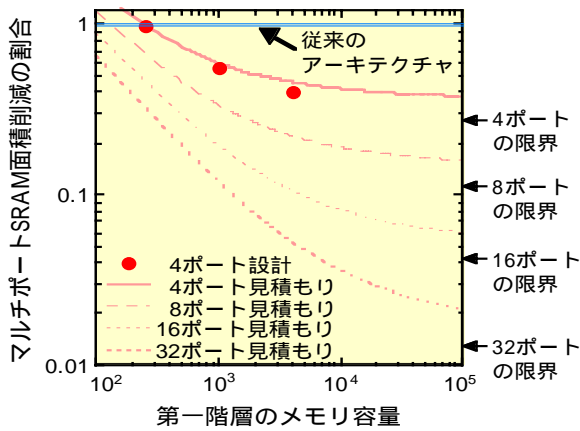


マルチチャンバーCVD装置(ユニソク)

化学的気相成長(CVD)装置です。ゲート絶縁膜とゲート電極の形成を真空一貫で行うことができます。ランプ加熱により基板の急速昇降温が可能で、ゲート絶縁膜としては SiO₂, SiON, Si₃N₄, Al₂O₃, ZrO₃, HfO₂, Ta₂O₅, TiO₂ 等が成膜できます。ゲート電極の n/p 型ポリシリコンやバリアメタル TiN も形成できます。

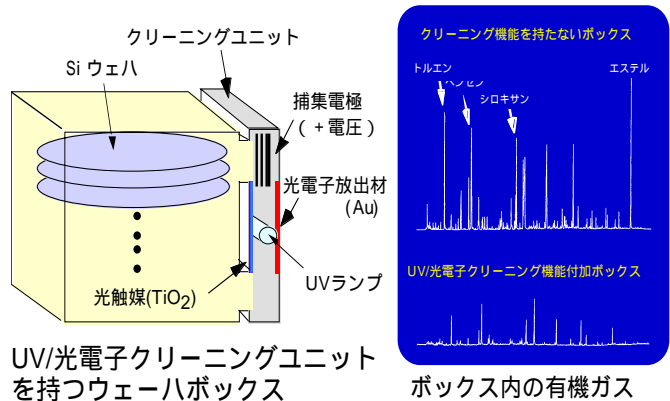
センター研究紹介

スーパーコンパクト大容量 多ポートメモリアーキテクチャ



将来のシステムオンチップ用には従来の1ポートメモリの限界アクセスバンド幅を少なくとも1桁以上高め、各処理系がメモリへ独立かつ並列にアクセスすることが必要です。これら2つの要求を満たすため1ポートメモリセルをベースとした新しい2つ階層構造型マルチポートメモリアーキテクチャを提案しました。本研究は1999年第1回LSI IPデザイン・アワード開発奨励賞を受賞しました。

クリーニング機能を持つ次世代 300mmウェーハボックスを開発

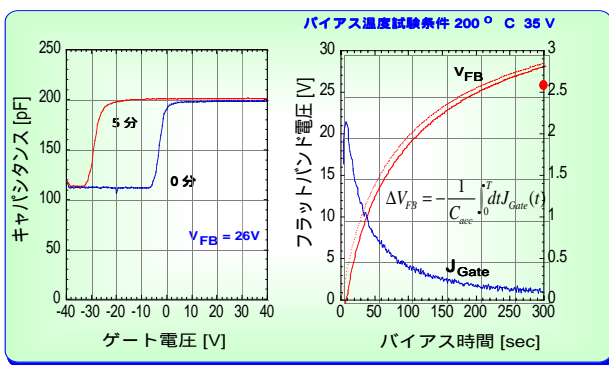


UV/光電子クリーニングユニットを持つウェーハボックス

ボックス内の有機ガス

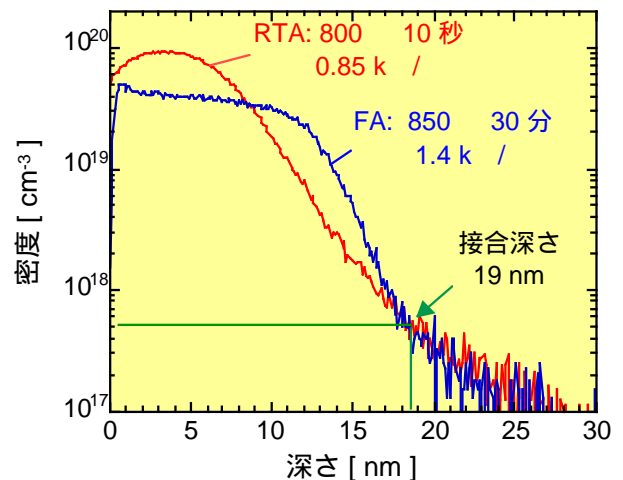
シリコンウェーハを移送・保管するクリーニング機能を付加した新しいウェーハボックスを荏原総合研究所と共同で開発しました。このボックスに保管したウェーハ上に製作したMOS(金属-酸化膜-シリコン)デバイスは従来型のクリーニング機能を持たないボックスに保管したものに比べて故障率の少ない高品質のものが得られました。この研究成果は1999年度空気清浄学会に発表され、会長奨励賞が内定しています。

低誘電率層間絶縁膜中の Cuの電界ドリフト測定



ULSIの高速多層配線技術の研究の一環として、低電気抵抗率を有する銅(Cu)配線および低誘電率層間絶縁膜として比誘電率2.5のメチルシルセスキアザン/メチルシルセスキオキサン(SiCH₃O_{1.5})_nを検討し、Cuの電界中のドリフトレートを求め、Cu拡散抑制効果は酸化膜より大きく、窒化膜より小さいことを明らかにしました。この研究成果は1999年9月に東京で開催された国際固体素子材料会議で発表しました。

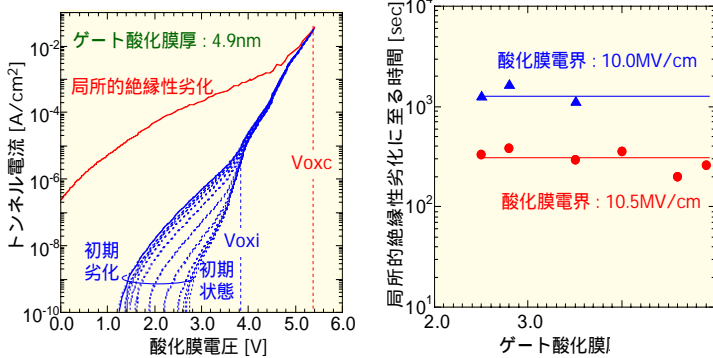
低抵抗極浅接合の形成



MOSトランジスタの微細化に欠かせないソース・ドレイン接合形成技術としてAsに代えてSbをイオン注入する方法を開発しています。熱処理法を従来の電気炉処理からRTAというハロゲンランプを用いた高速処理に変更することで約20nmという浅い接合で抵抗を0.85k / まで下げることに成功しました。この研究成果は1999年9月に東京で開催された国際固体素子材料会議で発表しました。

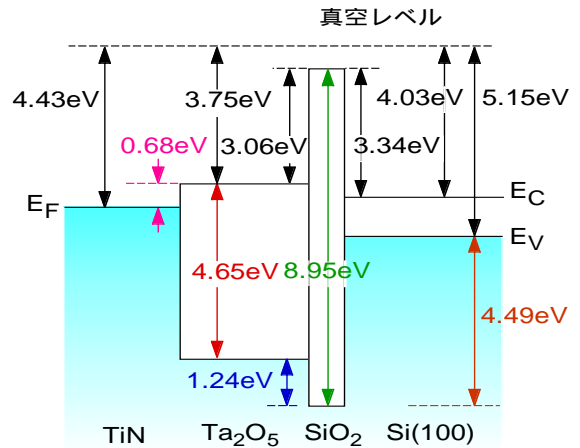
センター研究紹介

極薄ゲート酸化膜の絶縁性劣化の研究



極薄ゲート酸化膜の絶縁性劣化の様子を膜厚の異なる酸化膜について定電流条件下で調べた結果、局所的絶縁性劣化が生じる時間は酸化膜電界で一義的に決まり、酸化膜厚に依存しないことが判りました。この結果に基づいて酸化膜の寿命を予測すると、酸化膜電界は6MV/cm以下(厚さ2nmでは酸化膜電圧1.2V)であれば酸化膜寿命10年が確保できることが判りました。この研究成果は、1999年の9月に東京で行われた国際固体素子材料会議で発表しました。

高誘電率ゲート絶縁膜の開発



シリコン MOS デバイスの高性能化にゲート絶縁膜として高誘電率絶縁膜の利用が強く望まれています。そこで高誘電率膜を用いた MOS 構造におけるエネルギーバンド図を光電子分光法を用いて決定する方法を開発しました。Ta₂O₅ は伝導電子に対するポテンシャル障壁高さが極めて低いため、リーク電流を低減するためには、基板側界面にポテンシャル障壁層が必要であることが分かります。この研究成果は1999年9月に東京で行われた国際固体素子材料会議で発表しました。

ナノデバイス・システム研究センター研究組織

